

PHOTOELECTRIC CONVERSION DEVICE

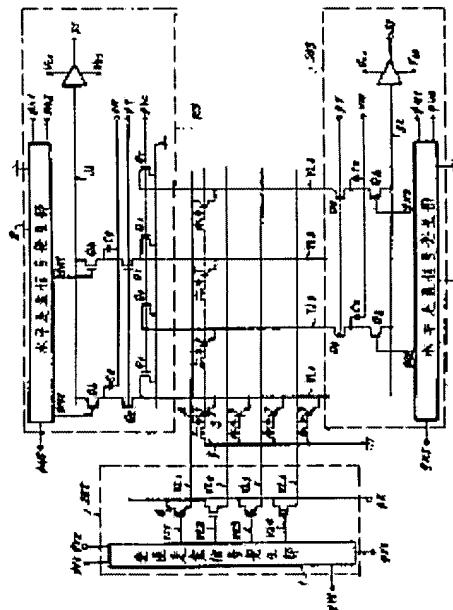
Patent number: JP4010569
Publication date: 1992-01-14
Inventor: HIRANO YOSHIAKI
Applicant: CANON INC
Classification:
 - international: H01L27/146; H04N5/335
 - european:
Application number: JP19900110471 19900427
Priority number(s):

Abstract of JP4010569

PURPOSE: To enable a photoelectric conversion element to carry out a control action at a high speed by a method wherein a forward voltage prescribed to a primary electrode on an output side is applied to a control electrode to carry out the refreshing operation of a charge amplification type sensor connected to a signal line out of a readout operation.

CONSTITUTION: In a photoelectric conversion device, when a pulse phivs is inputted into a vertical scanning signal generator 1, the generator 1 selects a horizontal signal for each column whenever pulses phiv1 and phiv2 are inputted, a horizontal signal line needed for readout is selected in a V effective time, and other horizontal signal lines not required for readout are selected in a V blanking time.

When pulses phiv1 and phiv2 are inputted in a V blanking time, a prescribed horizontal signal line where no readout takes place is selected, then a drive voltage phiR is made to change from a middle level to a high level to enhance the control electrode of a sensor in potential, a pulse phivc is changed from a low level to a high level to turn a MOS transistor Qr ON, whereby the charge of the control electrode is transiently refreshed. In result, a control operation can be executed at a high speed.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

⑪ 公開特許公報 (A) 平4-10569

⑫ Int. Cl. 5

H 01 L 27/146
H 04 N 5/335

識別記号

府内整理番号

⑬ 公開 平成4年(1992)1月14日

E

8838-5C
8122-4M

H 01 L 27/14

A

審査請求 未請求 請求項の数 2 (全7頁)

⑭ 発明の名称 光電変換装置

⑮ 特 願 平2-110471

⑯ 出 願 平2(1990)4月27日

⑰ 発明者 平野 義昭 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑱ 出願人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑲ 代理人 弁理士 山下 穣平

日月 稲田

する光電変換装置。

(2) 所定の期間に、読み出しを行う信号線の電荷増幅型センサについて信号読み出し動作、前記第1のリフレッシュ動作及び前記第2のリフレッシュ動作を行い、前記所定の期間以外の期間に、読み出しを行わない信号線の電荷増幅型センサについて前記第2のリフレッシュ動作を行う請求項1記載の光電変換装置。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、光電変換装置に係り、特に制御電極に光電変換された電荷を蓄積し、主電極の一方から該電荷に対応する信号を出力する電荷増幅型センサが二次元に配置され、且つ一方向に配列された前記増幅型センサの制御電極が共通接続された複数の信号線が配列されてなる光電変換装置において、

読み出しを行う信号線に接続された電荷増幅型センサのリフレッシュ動作については、制御電極を所定の電位とする第1のリフレッシュ動作と、制御電極に出力側の主電極に対して所定の順方向電圧を印加する第2のリフレッシュ動作とを行い、

読み出しを行わない信号線に接続された電荷増幅型センサのリフレッシュ動作については、前記第2のリフレッシュ動作のみを行うことを特徴と

【従来の技術】

以下、光電変換装置の一例について説明する。

第6図は、光電変換装置の一例の概略的構成図

である。

同図において、センサセルが $m \times n$ にエリア状に配列された光電変換部 201 は、垂直走査部 202 及び水平走査部 203 によってテレビジョン走査が行なわれる。垂直走査部 202 からは水平信号線 $X_L_1 \sim X_L_m$ を通して走査信号が出力され、水平走査部 203 に垂直信号線 $Y_L_1 \sim Y_L_n$ を通して各センサから信号が入力される。

水平走査部 203 から出力された信号は、処理回路 204 を通して標準テレビジョン信号として出力される。

垂直走査部 202 および水平走査部 203 の駆動パルス $\phi_{H1}, \phi_{H2}, \phi_{H3}$ 及び $\phi_{V1}, \phi_{V2}, \phi_{V3}$ 等はドライバ 205 によって供給される。またドライバ 205 はコントローラ 206 によって制御される。

以下、上記光電変換装置の垂直走査部について説明する。

第 7 図は、光電変換装置の垂直走査部及び光電変換部の一部の構成図である。

各センサの出力電極 3 は列ごとに垂直信号線 $Y_L_1 \sim Y_L_n$ に各々接続されており、駆動電圧 ϕ_x の電圧変化により、選択された水平信号線に接続されたセンサから垂直信号線に光電変換された信号が出力される。

V ブランкиング期間においては、パルス ϕ_{V1} 及びパルス ϕ_{V2} は入力されず、バッファトランジスタ 6 は OFF 状態であり、また各水平信号線 $X_L_1 \sim X_L_m$ は浮遊状態であり、各センサは蓄積期間となる。

【発明が解決しようとする課題】

上述した光電変換装置を用いた情報処理装置の中には、エリアセンサ内の一部の水平信号線（例えば第 6 図において、水平信号線 $X_L_1 \sim X_L_m$ ）に接続されたセンサの情報だけを高速度で読み出す機能が求められる場合がある。

このような場合、上述した光電変換装置は、V 有効期間内に全水平信号線 $X_L_1 \sim X_L_m$ を順次走査して読み出して行く方式であるため、読み出す必要のない水平信号線まで、読み出す水平信号

第 8 図は、垂直走査部及び光電変換部の動作を説明するための波形図である。

なお、センサセルは特願昭 62-17150 号に記載されたゲート分離型センサであり、 n 個のラインセンサが m 行配列され、 $m \times n$ のエリアセンサを構成している。第 7 図に示すように、各センサの制御電極 4 は、容量を介して水平信号線 $X_L_1 \sim X_L_m$ のみ示す）ごとに共通接続され、この水平信号線 $X_L_1 \sim X_L_m$ はバッファトランジスタ 6 を介して、垂直走査信号発生部 1 の並列出力端子に各々接続されている。

第 8 図に示すように、V 有効期間において、垂直走査信号発生部 1 にパルス ϕ_{V1} 及びパルス ϕ_{V2} が入力されると、そのタイミングに従って、垂直走査信号発生部 1 は走査信号を出力し、信号線 $V_L_1 \sim V_L_n$ （第 7 図では信号線 $V_L_1 \sim V_L_m$ のみ示す）に接続されるバッファトランジスタ 6 が順次選択されて ON 状態となり、水平信号線 $X_L_1 \sim X_L_m$ に順次駆動電圧 ϕ_x が印加される。

線と同様な制御動作が行われることとなり、読み出し効率が悪いという課題があった。

【課題を解決するための手段】

上記の課題は、制御電極に光電変換された電荷を蓄積し、主電極の一方から該電荷に対応する信号を出力する電荷増幅型センサが二次元に配置され、且つ一方に配列された前記増幅型センサの制御電極が共通接続された複数の信号線が配列されてなる光電変換装置において、

読み出しを行う信号線に接続された電荷増幅型センサのリフレッシュ動作については、制御電極を所定の電位とする第 1 のリフレッシュ動作と、制御電極に出力側の主電極に対して所定の順方向電圧を印加する第 2 のリフレッシュ動作を行なう。

読み出しを行わない信号線に接続された電荷増幅型センサのリフレッシュ動作については、前記第 2 のリフレッシュ動作のみを行うことを特徴とする本発明の光電変換装置によって解決される。

【作用】

制御電極に光電変換された電荷を蓄積し、主電極の一方から該電荷に対応する信号を出力する電荷増幅型センサは、電荷が制御電極に蓄積されるためリフレッシュ動作により、蓄積された電荷を放電させる必要がある。この場合、まず制御電極を所定の電位とする第1のリフレッシュ動作を行って放電を行わせ、更に制御電極に出力側の主電極に対して順方向電圧を印加する第2のリフレッシュ動作を行うことで、制御電極に残留した電荷を放電させる動作が行われる。

このような二つのリフレッシュ動作を行うのは制御電荷に残留する電荷による影響を除去するためであるが、センサ内の一の信号線（例えば第6図において、水平信号線 $X_{L1} \sim X_{Lm}$ ）に接続されたセンサの情報だけを読み出したい場合には、読み出しを行わない信号線に接続された電荷増幅型センサについては、制御電極の電位が所定の電位以上に上昇して出力側の主電極から電荷が流れないようなリフレッシュ動作がなされればよい。

第1図は、本発明の光電変換装置の一実施例を示す回路構成図である。

第2図は上記光電変換装置の動作を説明するための波形図である。

なお、光電変換装置の基本構成は第6図に示したものと同一である。

本光電変換装置におけるセンサセルは第7図に示した特願昭62-17150号に記載されたゲート分離型センサと同じであり、 n 個のラインセンサが m 行配列され、 $m \times n$ のエリアセンサを構成している。各センサの制御電極4は、容量を介して水平信号線 $X_{L1} \sim X_{Lm}$ （第1図では水平信号線 $X_{L1} \sim X_{Lm}$ のみ示す）ごとに共通接続され、この水平信号線 $X_{L1} \sim X_{Lm}$ はバッファトランジスタ6を介して、垂直走査信号発生部1の並列出力端子に各々接続されている。

なお、垂直走査信号発生部1はパルス ϕ_{V1} 及びパルス ϕ_{V2} のタイミングに従って、制御信号を出力し、バッファトランジスタ6を介して、駆動電圧 ϕ_{D1} が各水平信号線 $X_{L1} \sim X_{Lm}$ へ順次出力

本発明は、読み出しを行わない信号線に接続された電荷増幅型センサのリフレッシュ動作については、前記第2のリフレッシュ動作のみを行うことで、制御動作の高速化を図らんとするものである。

なお、所定の期間に、読み出しを行う信号線の電荷増幅型センサについて信号読み出し動作、第1のリフレッシュ動作及び第2のリフレッシュ動作を行い、前記所定の期間以外の期間に、読み出しを行わない信号線の電荷増幅型センサについて第2のリフレッシュ動作を行えば、選択的に読み出しを行う信号線の電荷増幅型センサからより高速で情報の読み出しができ、また読み出しを行う信号線の電荷増幅型センサの蓄積期間に読み出しを行わない信号線の電荷増幅型センサのリフレッシュ動作を行うことができるので、制御動作の効率化を図ることができる。

【実施例】

以下、本発明の実施例を図面を用いて詳細に説明する。

される。また、各センサの出力電極（出力側の主電極）3は列ごとに垂直信号線 $Y_{L1} \sim Y_{Ln}$ （第1図では垂直信号線 $Y_{L1} \sim Y_{Ln}$ のみ示す）に各々接続されており、垂直信号線 $Y_{L1} \sim Y_{Ln}$ はMOSトランジスタ Q_1 を介して蓄積用コンデンサ C_1 に接続され、また蓄積コンデンサ C_1 はMOSトランジスタ Q_2 を介して出力線 S_L に接続されている。ここでMOSトランジスタ Q_2 は水平走査信号発生部2によって駆動され、水平走査信号発生部2はパルス ϕ_{H1} 及び ϕ_{H2} のタイミングに従って制御信号を出力する。また、各センサの制御電極4は、P型MOSトランジスタ5に、それぞれ接続され、更に垂直信号線 $Y_{L1} \sim Y_{Ln}$ はMOSトランジスタ Q_3 にも接続されている。

以下、上記光電変換装置の動作について第2図を用いて説明する。

第2図において、パルス ϕ_{V1} が垂直走査信号発生部1に入力されると、パルス ϕ_{V1} 及びパルス ϕ_{V2} が入力される度に、垂直走査信号発生部1は

一行ごとに水平信号線を選択する。ここで、本発明においては、読み出しの必要な水平信号線はV有効期間に選択され、その他の読み出しの不必要的水平信号線は、Vプランキング期間に選択される。この選択制御は本実施例では、第6図に示したコントローラ206により行われる。

V有効期間、Vプランキング期間内の動作について、第3図及び第4図を用いて詳細に説明する。

第3図はV有効期間内のA部の部分拡大波形図であり、第4図はVプランキング期間内のB部の部分拡大波形図である。

V有効期間内において、パルス ϕ_{v1} 及びパルス ϕ_{v2} が入力されると、読み出しを行う所定の水平信号線が選択される。その後、パルス ϕ_{vc} 及びパルス ϕ_{v3} をLowレベルからHighレベルにすると垂直信号線 $YL_1 \sim YL_n$ 及び蓄積用コンデンサC₁がリセットされる。パルス ϕ_{vc} をLowレベルとし、パルス ϕ_{v3} をHighレベルに保持したまま、駆動電圧 ϕ_{α} をMiddleレベルからHighレベルに

が入力されると、読み出しを行わない所定の水平信号線が選択される。その後、駆動電圧 ϕ_{α} をMiddleレベルからHighレベルへとしてセンサの制御電極の電位を上昇させるとともに、パルス ϕ_{vc} をLowレベルからHighレベルとしてMOSトランジスタQ₁をオン状態とすることにより、制御電極の電荷を過渡リフレッシュする。すなわち、読み出しを行わないセルは過渡リフレッシュのみを行い、完全リフレッシュ、電荷転送動作等は行わない。

なお、このVプランキング期間内には読み出しを行う所定の水平信号線は、蓄積期間となるが、制御電極4は出力電極3に対して、読み出しに必要な所定の電圧以上にはならないので、蓄積された電荷が流失することはない。

なお、上記実施例はノンインターレース走査の場合について述べたが、パルス ϕ_{α} を複数種類設け、別々のバッファー・トランジスタを設けて駆動すれば、インターレース走査にも適用できる。また、第5図に示すように、パルス ϕ_{v3} とV有効

変えると、センサの制御電極4の電位が上昇し、出力電極3から蓄積された信号電荷に対応する信号が垂直信号線 $YL_1 \sim YL_n$ に出力され、蓄積用コンデンサC₁に信号が蓄積される。

その後、駆動電圧 ϕ_{α} をHighレベルからLowレベル（負電位）にすることで、P型MOSトランジスタ5をオン状態とし、センサの制御電極4を所定の電位（ここでは、GND）にリフレッシュ（以下完全リフレッシュという）する。完全リフレッシュ区間は約 $6.0 \mu\text{sec}$ である。次に、駆動電圧 ϕ_{α} をLowレベル（負電位）からHighレベルに戻し、センサの制御電極4の電位を上昇させるとともに、パルス ϕ_{vc} をLowレベルからHighレベルとして、MOSトランジスタQ₁をオン状態とすることにより、制御電極4に残留した電荷をリフレッシュ（以下過渡リフレッシュという）する。過渡リフレッシュ区間は数 μsec である。その後再び、駆動電圧 ϕ_{α} をHighレベルからMiddleレベルに変え、蓄積動作に入る。

Vプランキング期間内にパルス ϕ_{v1} 及びパルス

期間とをずらせば、水平信号線 VL_1 からだけでなく、任意の水平信号線から信号を読み出すことができる。

【発明の効果】

以上詳細に説明したように、本発明の光電変換装置によれば、読み出しを行わない信号線に接続された電荷増幅型センサのリフレッシュ動作については、前記第2のリフレッシュ動作のみを行うことにより、制御動作の高速化を図ることができる。

なお、所定の期間に、読み出しを行う信号線の電荷増幅型センサについて信号読み出し動作、第1のリフレッシュ動作及び第2のリフレッシュ動作を行い、前記所定の期間以外の期間に、読み出しを行わない信号線の電荷増幅型センサについて第2のリフレッシュ動作を行えば、選択的に読み出しを行う信号線の電荷増幅型センサから高速度で情報の読み出しができ、また選択的に読み出しを行う信号線の電荷増幅型センサの蓄積期間に、読み出しを行わない信号線の電荷増幅型センサの

リフレッシュのみ行うため、高速スキャンが可能となり、ブランкиング期間を短くすることが可能となる。

4. 図面の簡単な説明

第1図は、本発明の光電変換装置の一実施例を示す回路構成図である。

第2図は上記光電変換装置の動作を説明するための波形図である。

第3図はV有効期間内のA部の部分拡大波形図である。

第4図はVブランкиング期間内のB部の部分拡大波形図である。

第5図は本発明の光電変換装置の他の実施例の動作を説明するための波形図である。

第6図は、光電変換装置の一例の概略的構成図である。

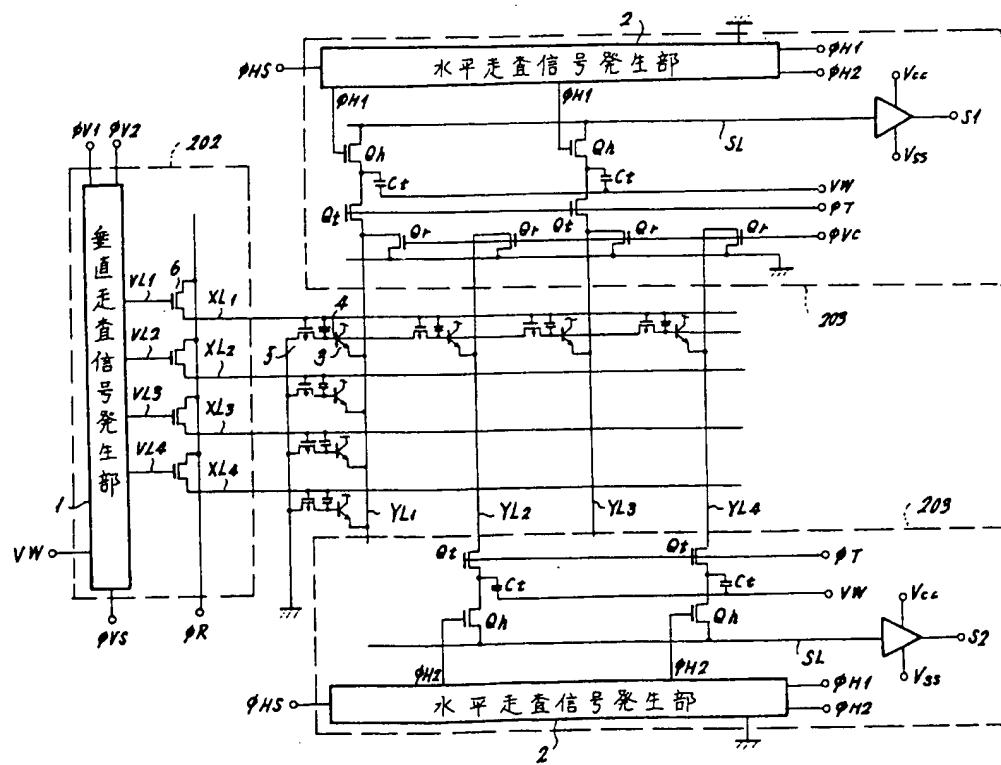
第7図は、光電変換装置の垂直走査部及び光電変換部の一部の構成図である。

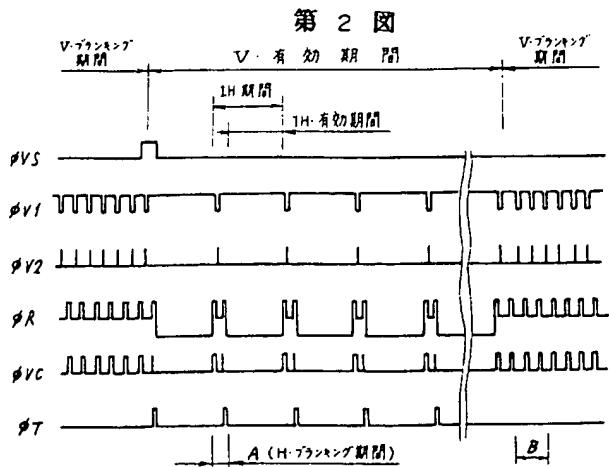
第8図は、垂直走査部及び光電変換部の動作を説明するための波形図である。

1: 垂直走査信号発生部、2: 水平走査信号発生部、3: 出力電極、4: 制御電極、5: P型MOSトランジスタ、6: バッファトランジスタ、XL₁ ~ XL₄: 水平信号線、YL₁ ~ YL₄: 垂直信号線、Q₁ ~ Q₄: MOSトランジスタ、C₁ ~ C₄: 蓄積用コンデンサ、SL: 出力線。

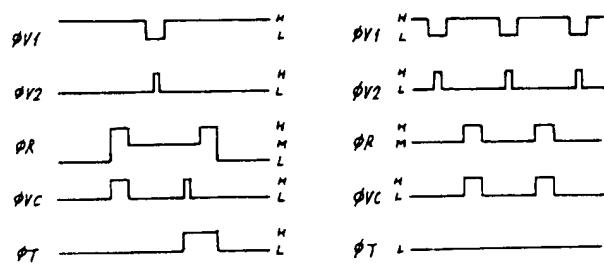
代理人 弁理士 山下 権平

第1図

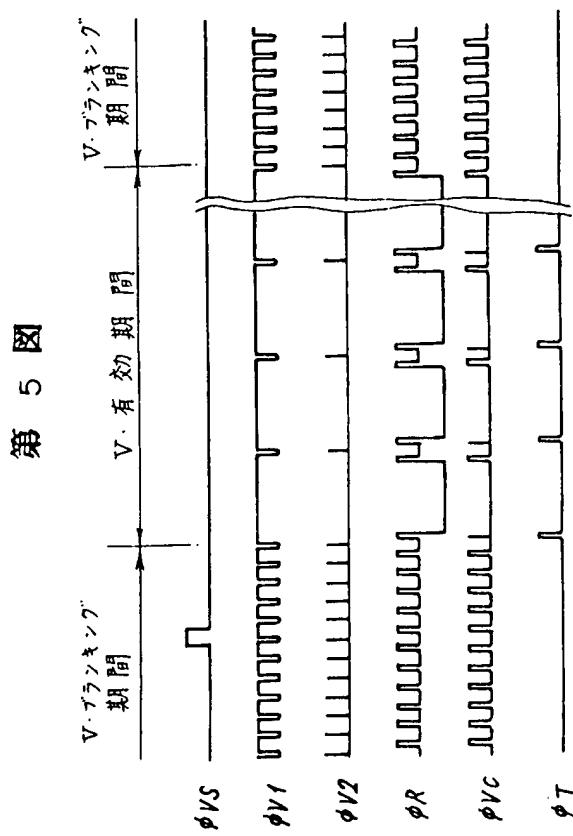




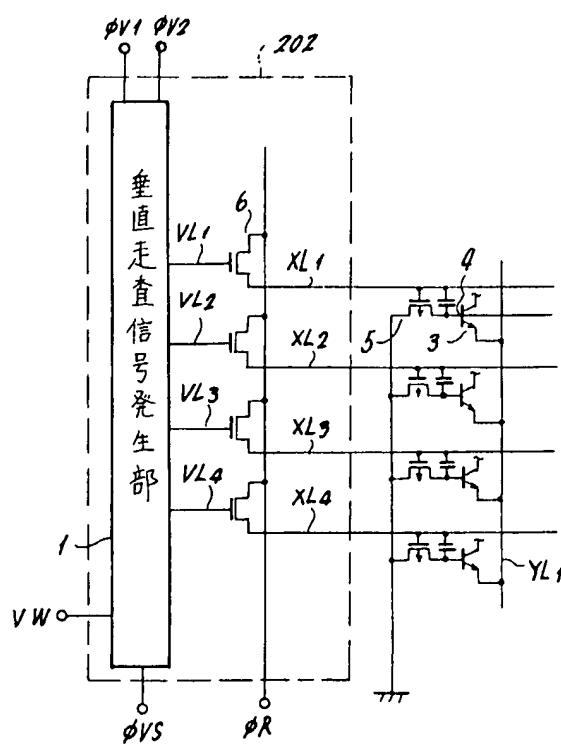
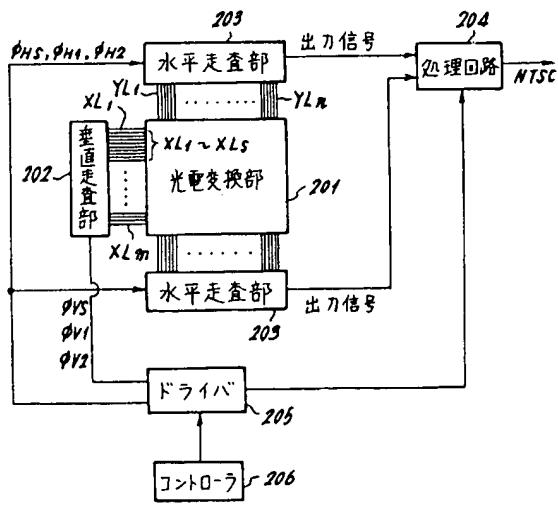
第3図



第4図



第6図



第 8 図

